

## ⑫公開特許公報(A)

平2-184081

⑮Int.Cl.<sup>5</sup>H 01 L 29/93  
27/04

識別記号

庁内整理番号

⑭公開 平成2年(1990)7月18日

Z 7638-5F  
C 7514-5F

審査請求 未請求 請求項の数 1 (全3頁)

⑬発明の名称 半導体集積回路

⑪特 願 平1-4331

⑫出 願 平1(1989)1月10日

⑬発明者 川又政弘 東京都港区芝5丁目33番1号 日本電気株式会社内

⑭出願人 日本電気株式会社 東京都港区芝5丁目7番1号

⑮代理人 弁理士 内原晋

## 明細書

発明の名称

半導体集積回路

## 特許請求の範囲

半導体基板上に形成され絶縁分離層で囲まれたN型素子領域と、前記N型素子領域内に設けられた中央部が最も低濃度で横方向の周縁に向う程高濃度となるように不純物濃度が調整された複数のP型領域と、前記N型素子領域内に設けられ前記複数のP型領域のすべてに接しつつ前記複数のP型領域の総面積よりは面積の狭い相対的に高濃度のN型領域と、前記複数のP型領域のうち最も高濃度のP型領域に接触して設けられたアノード電極と、前記相対的に高濃度のN型領域に接触して設けられたカソード電極とから成る可変容量ダイオードを有することを特徴とする半導体集積回路。

## 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は半導体集積回路に関し、特に可変容量ダイオードを有する半導体集積回路に関する。

## 〔従来の技術〕

従来、可変容量ダイオードには、PN接合部の濃度分布によって傾斜接合型、階段接合型、超階段接合型等があるが、いずれも深さ方向の濃度の違いのみによって逆バイアス電圧依存性を示す構造となっていた。

## 〔発明が解決しようとする課題〕

上述した従来の可変容量ダイオードのうち、傾斜接合型と階段接合型は半導体集積回路製造プロセスの中で容易に実現可能な構造であるが、容量変化が余り大きくできないという欠点があった。又、超階段接合型は容量変化を大きくすることが出来るが、個別半導体ならいざ知らず、集積回路の如く、表面からの拡散やイオン注入によって製造するプロセスでは製造しにくいという欠点がある。

## 〔課題を解決するための手段〕

本発明の半導体集積回路は、半導体基板上に形成され絶縁分離層で囲まれたN型素子領域と、前記N型領域内に設けられ中央部が最も低濃度で横方向の周縁に向う程高濃度となるように不純物濃度が調整された複数のP型領域と、前記N型素子領域内に設けられ前記複数のP型領域のすべてに接しあつ前記複数のP型領域の総面積よりは面積の狭い相対的に高濃度のN型領域と、前記複数のP型領域のうち最も高濃度のP型領域に接触して設けられたアノード電極と、前記相対的に高濃度のN型領域に接触して設けられたカソード電極とから成る可変容量ダイオードを有することを特徴とする。

#### [実施例]

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例の断面図である。

P型シリコン基板1上にNエピタキシャル層を形成し、LOCOS酸化膜等の絶縁分離層3によつて素子分離してN型素子領域2を形成し、この

を大きく取ることができる。今、PN接合に逆バイアスを印加すると、接合部付近のキャリアが移動して空乏層が生じ、この空乏層の深さ方向の幅の拡がり方は逆バイアス電圧依存性を有すると共に、同じ電圧なら低濃度領域ほど拡がり方は早い。そのため、P<sup>-</sup>型領域の空乏層は逆バイアスの増加と共にPN接合部からN型素子領域2側に拡がっていき、浅く形成されているため数ボルトの電圧でN型素子領域まで達してしまう。これはP<sup>-</sup>領域4aがなくなつたことに相当し、アノード電極8及びカソード電極9から見たP<sup>-</sup>型領域4aの接合容量は零となる。よつて両電極からみた統合の接合容量はP<sup>+</sup>型領域4aの空乏層がN型素子領域2に達する前後で急激に減少する。更に電圧を上げていくと、今度はP型領域4bでも空乏層がN型素子領域2まで達し、接合容量が激減する。このC-V特性の一例を第2図に示す。このように逆バイアス電圧を増加していくことにより低濃度のP領域から順に空乏層がN型素子領域2に達し、接合容量を激減することができる。

N型素子領域2の表面から中心領域が最も低濃度のP<sup>-</sup>型領域4a、このP<sup>-</sup>型領域の周囲が中濃度のP型領域4b、最外周が高濃度のP<sup>+</sup>型領域4cとなる様にイオン注入等にて横方向に複数の濃度領域を有するP型領域を浅く形成する。次に、複数のP型領域4a～4cのすべてに接し、このP型領域4a～4cより浅く、かつP<sup>+</sup>型領域4cより高濃度のN<sup>+</sup>型領域5を形成する。絶縁膜6を形成した後、窓あけし、P<sup>+</sup>型領域4c及びN<sup>+</sup>型領域5の表面から多結晶シリコン層7とAl層とから成るアノード電極8、カソード電極9を形成して可変容量ダイオードを完成させる。尚、複数のP型領域4a、4b、4c及びN<sup>+</sup>型領域5の各々の濃度、深さ、面積の値を適切に設定することにより、必要とする容量変化の大きい可変容量ダイオードを得ることができる。その各々の値の設定に際しては耐圧をも考慮する必要がある。

このように、PN接合のP型領域を横方向に複数の濃度領域で浅く形成することにより容量変化

上記実施例では、複数のP型領域4a～4cの深さを同じにしたが、必ずしも同じ深さにする必要はなく、深さが異つても差支えない。濃度の深いP型領域ほど深く形成すると、P型領域4b、P<sup>+</sup>型領域4cの形成に抵抗層形成やグラフトベース形成等にて用いる拡散工程やイオン注入工程が使用できるという利点がある。

#### [発明の効果]

以上説明したように、本発明は、PN接合のP型領域を横方向に複数の濃度領域で浅く形成することにより、容量変化を大きく取れる効果がある。

#### 図面の簡単な説明

第1図は本発明の一実施例の断面図、第2図は本発明によって得られる可変容量ダイオードのC-V特性の一例を示す特性図である。

1…P型シリコン基板、2…N型素子領域、3…絶縁分離層、4a…P<sup>-</sup>型領域、4b…P型領域、4c…P<sup>+</sup>型領域、5…N<sup>+</sup>型領域、6…絶

絶縁膜、7…多結晶シリコン層、8…アノード電極、9…カソード電極。

代理人 弁理士 内 原 賢

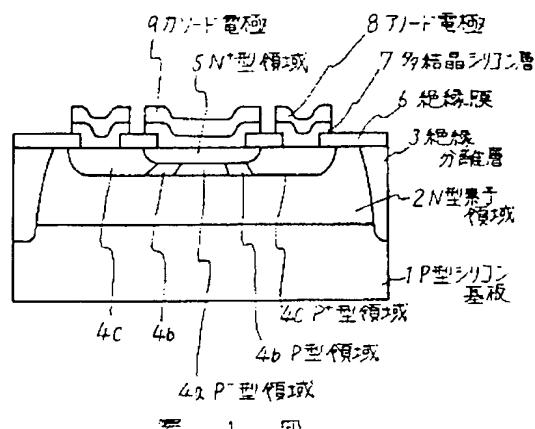


図 1 図

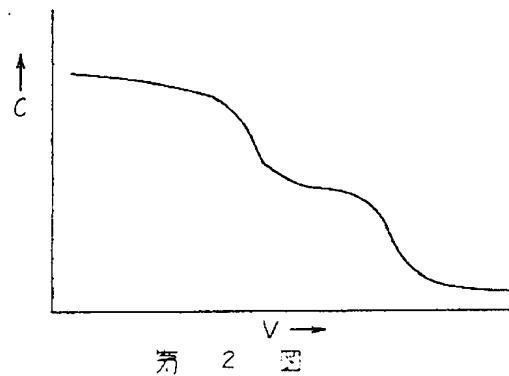


図 2 図